

UNIVERSIDAD TECNOLÓGICA DE PEREIRA
INGENIERÍA FÍSICA
LABORATORIO DE ELECTRÓNICA DIGITAL I

PRÁCTICA 4: MAPAS DE KARNAUGH Y LÓGICA MODULAR.

- Objetivos:**
- Aplicar el método de simplificación por mapas de Karnaugh.
 - Conocer los módulos de lógica combinacional más básicos.
 - Usar la lógica modular para implementar expresiones lógicas.

Trabajo previo

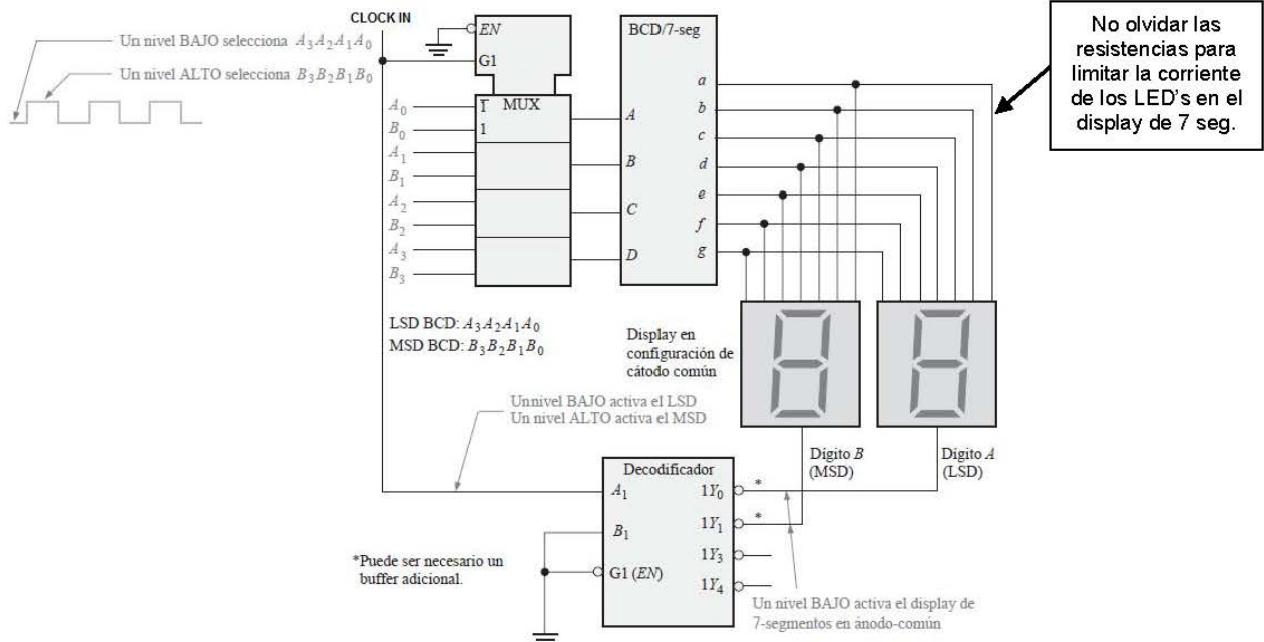
- Qué son los mapas de Karnaugh?, qué es el principio de adyacencia o vecindad?, cómo se usan los mapas K para simplificar expresiones lógicas?
- Diseñe un circuito lógico combinacional minimizado por mapas de Karnaugh. Seleccione una de las siguientes funciones a minimizar de acuerdo al grupo que pertenezca:

Grupo 1 y 2: $f(a,b,c,d) = \sum m(0,2,6,8,10,13,14,15)$

Grupo 3 y 4: $f(a,b,c,d) = \sum m(1,5,6,7,8,9,12,13)$

Grupo 5 y 6: $f(a,b,c,c,d) = \sum m(3,5,7,8,11,12,13,15)$

- Qué es la lógica modular combinacional?, explicar brevemente y mediante ecuaciones lógicas qué son: los decodificadores, codificadores, multiplexores y demultiplexores. Qué es la expansión en la lógica modular y cómo puede hacerse para multiplexores.
- Consultar la hoja de datos del multiplexor 74LS151 y el decodificador/demultiplexor 74LS154. Mirar su distribución de pines, diagrama lógico y tabla de verdad.
- Con el multiplexor consultado, implementar la expresión lógica $f(a,b,c,d)$ correspondiente a su grupo de trabajo. Luego, haga lo mismo usando el decodificador/demultiplexor consultado.
- Consultar las referencias de C.I's de lógica modular que servirán para implementar el siguiente decodificador BCD a 7 segmentos multiplexado de dos dígitos.



La idea de este circuito es usar un ÚNICO decodificador BCD a 7 segmentos para manejar varios display's, en este caso dos. Explique con palabras su funcionamiento y anote la información requerida de los C.I's necesarios para montarlo.

Trabajo en el laboratorio

Con los componentes y equipo adecuado realice lo siguiente:

- Monte en primer lugar el circuito lógico simplificado y obtenga de forma experimental su tabla de verdad. En caso de no coincidir esta tabla de verdad con la solicitada en el trabajo previo, revise de nuevo el circuito.
- Una vez se está seguro que circuito anterior está bien, mida el tiempo de propagación del mismo y adjunte imágenes del osciloscopio.
- Luego monte el circuito lógico correspondiente a la implementación con el multiplexor, verifique su tabla de verdad y mida también el tiempo de propagación bajo las mismas condiciones usadas en el circuito anterior. Adjunte imágenes del osciloscopio.
- Repita el paso anterior para la implementación con el decodificador/demultiplexor, realizando las mismas pruebas.
- Posteriormente, monte el circuito lógico desarrollado para el decodificador BCD multiplexado.
- Con el circuito anterior listo y antes de energizar, ponga el MSD BCD en 1 y el LSD BCD en 6. Ajuste el generador de señales para entregar una onda cuadrada a niveles TTL con una frecuencia de 1Hz aproximadamente y lleve dicha señal a la entrada CLOCK IN del circuito. Energice el circuito, anote sus observaciones e incluya imágenes de su funcionamiento.
- Finalmente, aumente la frecuencia del generador de señales a 10Hz y 100Hz. Anote sus observaciones e incluya imágenes de su funcionamiento.